

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2002344809
 PUBLICATION DATE : 29-11-02

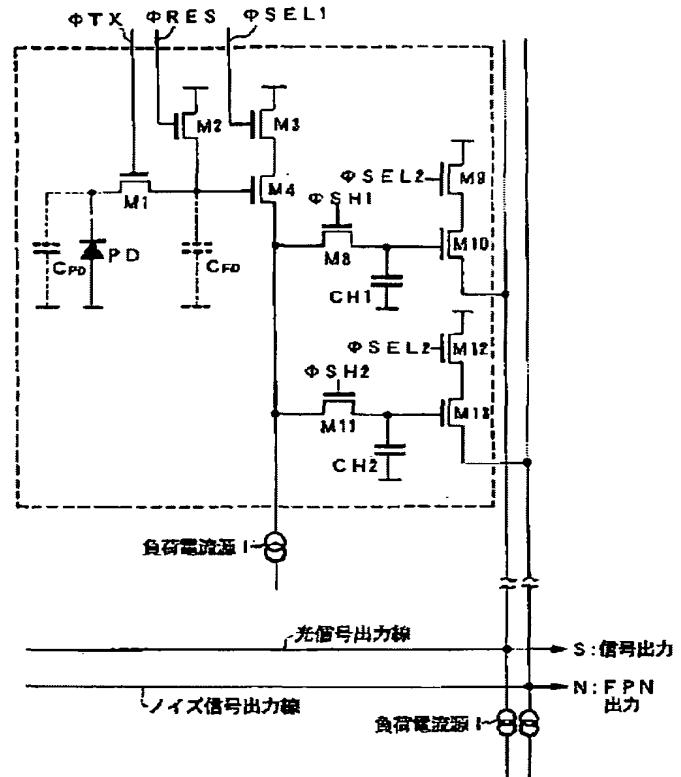
APPLICATION DATE : 18-05-01
 APPLICATION NUMBER : 2001149463

APPLICANT : CANON INC;

INVENTOR : UMIBE NORIYUKI;

INT.CL. : H04N 5/335 G01T 1/20 H01L 27/14
 H01L 27/146 H01L 31/09 H04N 5/32

TITLE : IMAGE PICK UP UNIT, ITS DRIVE
 METHOD, RADIOPHASIC DEVICE
 AND RADIOPHASIC SYSTEM



ABSTRACT : PROBLEM TO BE SOLVED: To solve a problem that the corelation of images is eliminated in the connection part of imaging elements in the case of using an amplifying imaging element such as a CMOS imaging element.

SOLUTION: Sample-and-hold circuits are provided in pixel for an optical signal and a noise signal. The optical signal and the noise signal are preserved independent of exposure and simultaneously outputted from the sample-and-hold circuits (two-line output in each string) in structure. Thus, batch exposure (an electronic shutter function) is realized between the imaging elements and between the pixels and also noise is surely corrected.

COPYRIGHT: (C)2003,JPO

【特許請求の範囲】

【請求項1】 2次元に配列された複数の画素を有する撮像素子を含み、前記画素は、光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段と、ノイズ信号を蓄積するノイズ信号蓄積手段とを有することを特徴とする撮像装置。

【請求項2】 請求項1に記載の撮像装置において、前記撮像素子を複数有することを特徴とする撮像装置。

【請求項3】 請求項2に記載の撮像装置において、前記複数の撮像素子の画素の光信号をそれぞれ、対応する前記光信号蓄積手段に一括して転送し、前記複数の撮像素子の画素のノイズ信号をそれぞれ、対応する前記ノイズ信号蓄積手段に一括して転送する手段を有することを特徴とする撮像装置。

【請求項4】 2次元に配列された複数の画素を有する撮像素子を複数含み、前記画素毎に光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段を有し、且つ、前記複数の撮像素子の画素の光信号を一括して前記光信号蓄積手段に転送する手段と、前記光信号蓄積手段に蓄積された光信号を画素毎に順次出力線に出力する手段と、を有することを特徴とする撮像装置。

【請求項5】 請求項1乃至請求項4のいずれか1項に記載の撮像装置において、
前記画素は、
前記光電変換手段からの信号を増幅して出力する増幅手段と、
前記増幅手段の入力部をリセットするリセット手段と、
前記増幅手段からの信号を蓄積する光信号蓄積手段とノイズ信号蓄積手段とを有することを特徴とする撮像装置。

【請求項6】 請求項1乃至請求項4のいずれか1項に記載の撮像装置において、
前記画素は、
前記光電変換手段からの信号を増幅して出力する第1の増幅手段と、
前記第1の増幅手段の入力部をリセットするリセット手段と、
前記第1の増幅手段からの信号をクランプする信号クランプ手段と、
前記信号クランプ手段からの信号を増幅して出力する第2の増幅手段と、
前記第2の増幅手段からの信号を蓄積する光信号蓄積手段とノイズ信号蓄積手段とを有することを特徴とする撮像装置。

【請求項7】 請求項1乃至請求項6のいずれか1項に記載の撮像装置において、前記光信号蓄積手段と前記ノイズ信号蓄積手段はサンプルホールド回路を有することを特徴とする撮像装置。

【請求項8】 請求項6乃至請求項7のいずれか1項に

記載の撮像装置において、前記画素は、更に前記光電変換手段に接続された感度切替え手段を有することを特徴とする撮像装置。

【請求項9】 請求項8に記載の撮像装置において、前記感度切替え手段は、
前記光電変換手段に並列に接続された電荷蓄積手段と、
前記光電変換手段と前記電荷蓄積手段の間に配置された感度切替えスイッチとを有することを特徴とする撮像装置。

【請求項10】 請求項6乃至請求項7のいずれか1項に記載の撮像装置において、前記画素は、前記光信号蓄積手段からの信号を増幅して出力する第3の増幅手段と、前記ノイズ信号蓄積手段からのノイズ信号を増幅して出力する第4の増幅手段とを有することを特徴とする撮像装置。

【請求項11】 請求項10に記載の撮像装置において、前記第3の増幅手段と前記第4の増幅手段はクロス配置されていることを特徴とする撮像装置。

【請求項12】 請求項1乃至請求項11のいずれか1項に記載の撮像装置において、前記光信号蓄積手段とノイズ信号蓄積手段は画素内の隣接領域に配置されていることを特徴とする撮像装置。

【請求項13】 請求項1乃至請求項11のいずれか1項に記載の撮像装置において、前記増幅手段はP型MOSトランジスタからなることを特徴とする撮像装置。

【請求項14】 請求項1乃至請求項13のいずれか1項に記載の撮像装置において、前記光電変換手段は、完全空泛転送形式であることを特徴とする撮像装置。

【請求項15】 請求項1乃至請求項14のいずれか1項に記載の撮像装置と、シンチレータと、等倍光学伝達手段とを備えたことを特徴とする放射線撮像装置。

【請求項16】 請求項15に記載の放射線撮像装置において、前記等倍光学伝達手段は、ファイバーオプティックプレートであることを特徴とする放射線撮像装置。

【請求項17】 請求項15乃至請求項16のいずれか1項に記載の放射線撮像装置と、
前記放射線撮像装置からの信号を処理する信号処理手段と、
前記信号処理手段からの信号を記録するための記録手段と、
前記信号処理手段からの信号を表示するための表示手段と、
前記信号処理手段からの信号を伝送するための伝送処理手段と、
前記放射線を発生させるための放射線源とを具備することを特徴とする放射線撮像システム。

【請求項18】 2次元に配列された複数の画素を有する撮像素子を複数有し、前記画素は光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段とを有することを特徴とする撮像装置の駆動方法であ

つて、前記複数の撮像素子を同一のタイミングで一括りセットし、前記複数の撮像素子を同一のタイミングで一括露光し、露光後の信号を前記光信号蓄積手段に蓄積することを特徴とする撮像装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、撮像装置、その駆動方法、放射線撮像装置及びそれを用いた放射線撮像装置システムに関し、特に、X線やガンマ線等の高エネルギー放射線を使って画像を読み取る大面積の放射線撮像装置及びそれを用いたシステムに関するものである。

【0002】

【従来の技術】近年、医療の様々な分野でデジタル化が進んでいる。X線診断の分野でも、画像のデジタル化のために、入射するX線をシンチレータ（蛍光体）により可視光に変換し、更に、撮像素子でかかる可視光像を撮像する2次元X線撮像装置が開発されてきている。

【0003】2次元X線撮像装置としては、例えば、歯科用に小型CCD型撮像素子が実用化されており、乳房撮影用、胸部撮影用には最大43cm²のアモルファスシリコン(a-Si)を用いた大面積の静止画撮像装置が実用化されている。ガラス基板上のアモルファスシリコン半導体を使った撮像素子は大面積のものを作製しやすく、このパネルを4枚タイル貼りして、大面積のX線撮像装置を実現しているものがある。この種の技術の例として、米国特許5315101号に記載のものがある。

【0004】また、複数の単結晶撮像素子（シリコン撮像素子等）を用いて大面積のX線撮像装置を構成する提案がなされている。この種の技術の例として、米国特許4323925号や米国特許6005911号に記載のものがある。単結晶撮像素子としては、シリコンを使ったCCD型撮像素子やMOS型、CMOS型撮像素子等がある。このようにデジタル化の進む医療X線診断分野では、静止画像撮像装置の次世代の動画像撮像装置（透視等）が期待されている。

【0005】ここでの技術的課題としては、（1）高感度、高速読み取り技術、（2）大型化、（3）低コスト化等が挙げられる。（1）高感度、（2）高速読み取りの課題に関しては、動画を撮像するにはアモルファスシリコンを用いた撮像装置に比較して、10倍以上の高感度性と読み取り速度が求められる。動画を撮像するにはX線を連続的に人間に照射することになるが、X線照射による影響を考慮するとX線の照射量を数十から百分の1に、読み取り速度としては60から90フレーム/秒が求められており、この読み取りを行うには数十倍の高感度と数十倍の高速性が要求される。

【0006】アモルファスシリコンは、高速動作に対しての半導体特性が十分でなく、これを用いた大面積の撮像装置では、単結晶シリコン半導体基板に比べガラス基板上の半導体の微細加工が難しく、その結果、出力信号

線の容量が大きくなる。この容量は最も大きなノイズの原因（kTCノイズ）となる。アモルファスシリコン型大板撮像装置の製造プロセスはCCD型撮像素子やCMOS型撮像素子に比較して大面積のものを得ると言う点で有利である。しかし、光電変換部が完全空乏型でなく、撮像素子の駆動回路とアンプが外部に必要であり（特開平8-116004号公報の図52参照）、撮像素子の良品判定も周辺部品を組込後行う必要があるため、撮像素子そのものは割と低価格であるが、最終的にコストは高くなっていた。以上により前述のような要求の実現は困難である。

【0007】また、CCD型撮像素子については、完全空乏型で高感度であるが、大面積の撮像装置としては不向きである。CCD型撮像素子は電荷転送型であるが故に、大面積になり転送段数が増加する（高画素になる）程転送が問題になる。即ち、駆動電圧が駆動端と中心附近では異なり完全転送が困難になる。また、消費電力は CVf^2 （Cは基板とウエル間の容量、Vはパルス振幅、fはパルス周波数）で表されるが、大面積である程、CとVが大きくなり、消費電力がCMOS型撮像素子に比較して10倍以上大きくなる。この結果、周辺の駆動回路が発熱源、ノイズ源となり高S/Nではなくなる。この様にCCD型撮像素子は大型撮像素子には適さない面を持っている。

【0008】更に、単結晶撮像素子を多数用いた単純な大面積撮像装置の構成では各撮像素子の合わせ部に必ずデッドスペースができ（シフトレジスタ、アンプ等の周辺回路や外部との信号や電源のやり取りのための外部端子や保護回路を設けるための領域が領域とは別に必ず必要）、この部分がライン欠陥になり、画質が落ちる。そのため、テーパ状FOP（ファイバーオプティックプレート）を用いて、シンチレータからの光を、デッドスペースを避けて撮像素子に導く構成が採られているが、余計なFOPが必要で製造コストがかかる。特に、テーパ状FOPは非常にコストがかかる。更に、テーパ状FOPではテーパ角度に応じてシンチレータからの光がFOPに入射しにくくなり、出力光量低下が起こり撮像素子の感度を相殺して装置全体の感度が悪くなる問題がある。

【0009】以上のようなアモルファスシリコン撮像素子やCCD型撮像素子の欠点を補うために大面積のCMOS型撮像素子をタイル貼りした構成が提案されている（特開2000-184282号公報）。

【0010】

【発明が解決しようとする課題】しかしながら、従来のCMOS型撮像素子等の増幅型撮像素子には、以下のような不都合があった。

（a）一般的な増幅型撮像素子の駆動方法では、同一行の水平走査線を単位として1水平走査線づつの蓄積電荷が順次読み出される。ある水平走査線から蓄積電荷を読

み出している間に残りの水平走査線では電荷の蓄積が行われる。この場合水平走査線毎に電荷の蓄積時間が異なってしまう。この電荷を読み出して画像に再生すると走査期間毎に異なるタイミングの映像となってしまう。静止画の撮影では、この蓄積時間の違いが問題になることは少ないが、動画の撮影では画像が流れてしまい問題となる。特に、複数枚の撮像素子（複数の画素が形成された撮像素子パネル）をタイル貼りした撮像装置では、後述するように各撮像素子間の画像にも不連続性が生じ大きな問題となる。また、X線動画撮影では、ある水平走査線の読み出し時間中は他の水平走査線の露光時間であり、部分的に不用なX線照射をしなければならず、被爆線量を極力減らすべき医療分野ではこの方法の適用は困難である。

(b) 最初に読み出しを行う水平走査線と後から読み出しを行う水平走査で電荷の蓄積時間が異なってしまうことを防止するために、機械式のシャッタを設けて各水平走査線における電荷の蓄積時間を一定にする方法があるが、この方法では装置が大型になってしまいういう欠点がある。

【0011】このような大面積CMOS型撮像素子を4枚タイル貼りした撮像装置を用いて高速動画撮影する場合の、特に上記(a)に関する問題点を以下に説明する。図14は撮像素子を4枚タイル貼りした撮像装置の平面図を示す。撮像領域（撮像素子パネル）A1、A2、B1、B2は、画素部が水平及び垂直方向に複数配置することで構成されている。撮像領域中Hnは列走査回路で走査される列を、Vnは行走査回路で走査される行を示す。また、撮像領域毎に列走査回路、行走査回路、メモリ回路、出力アンプが設けられている。

【0012】図15は各撮像素子の1画素部及び信号読み出し回路の概略構成を示す。図15では行毎に走査し、読み出す方法が採られている。また、図15の従来回路では、詳しく後述するように信号読み出し回路は2重サンプリング回路になっている。図15において、VSRは行走査回路、HSRは列走査回路である。また、PDはフォトダイオード、TR1は転送スイッチ、TR2はリセットスイッチ、TR3は行選択スイッチ、TR4は増幅トランジスタ、TR5は信号線をリセットするスイッチ、TR6、7はサンプルスイッチ、TR8、TR9は読み出しスイッチである。TR1～TR9はMOSトランジスタである。また、Ctsは光信号保持容量、Ctnはリセット信号保持容量である。

【0013】図15の従来回路では詳しくは後述するが、リセット信号（ノイズ成分、暗電流成分）をリセット信号保持容量Ctnに保持し、光信号（光信号成分、ノイズ成分、暗電流成分）を光信号保持容量Ctsに保持する。その後、各々の保持容量Ctn、Ctsに保持された信号を読み出し、差動回路（図示せず）で差動検出することにより、ノイズ成分を取り除いた光信号が出力され

る。このような複数の撮像素子を貼り合わせた撮像装置は、動く被写体を撮像する場合、撮像素子間の動画像の“つなぎ”が重要になる。

【0014】図16は4枚の撮像素子を貼り合わせ場合の画像合成を示す。図16に矢印で示すような走査方向で、4枚の撮像素子を別々に独立に駆動すると、4枚の画面のつなぎ部（撮像領域A1とB2の接続部、撮像領域B1とA2の接続部、撮像領域A1とB1の接続部、撮像領域B2とA2の接続部）で画像の相関性がなくなる。例えば、撮像領域A1とB2の接続部近傍の隣接する、撮像領域A1の行（走査の終了となる行）と撮像領域B2の行（走査の開始となる行）とでは、行方向の走査期間分の時間的なずれを生じるので、画像の相関性がなくなることになる。その時、動画像の“つなぎ”が懸念されるのは、基本的には、画像が接続される撮像領域A1とB1、撮像領域A1とB2、撮像領域B2とA2、撮像領域B1とA2の部分である。このようにCMOS型撮像素子等の増幅型撮像素子を用いた撮像素子を貼り合わせた構成では、撮像素子間のつなぎ目で画像の相関がなくなり、画質が低下する問題があった。

【0015】本発明は、上記従来の問題点に鑑みなされたもので、その目的は、複数の撮像素子を貼り合わせても、高速高感度で繋ぎ目のない画像を得ることが可能な撮像装置、撮像装置の駆動方法、放射線撮像装置及びそれを用いた放射線撮像システムを提供することにある。

【0016】

【課題を解決するための手段】本発明の撮像装置は、2次元に配列された複数の画素を有する撮像素子を含み、前記画素は、光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段と、ノイズ信号を蓄積するノイズ信号蓄積手段とを有することを特徴とする。

【0017】また、本発明の撮像装置は、2次元に配列された複数の画素を有する撮像素子を複数含み、前記画素毎に光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段を有し、且つ、前記複数の撮像素子の画素の光信号を一括して前記光信号蓄積手段に転送する手段と、前記光信号蓄積手段に蓄積された光信号を画素毎に順次出力線に出力する手段と、を有することを特徴とする。

【0018】更に、本発明の放射線撮像装置は、請求項1乃至請求項14のいずれか1項に記載の撮像装置と、シンチレータと、等倍光学伝達手段とを備えたことを特徴とする。

【0019】また、本発明の放射線撮像システムは、請求項15乃至16のいずれか1項に記載の放射線撮像装置と、前記放射線撮像装置からの信号を処理する信号処理手段と、前記信号処理手段からの信号を記録するための記録手段と、前記信号処理手段からの信号を表示するための表示手段と、前記信号処理手段からの信号を伝送

するための伝送処理手段と、前記放射線を発生させるための放射線源とを具備することを特徴とする。

【0020】更に、本発明の撮像装置の駆動方法は、2次元に配列された複数の画素を有する撮像素子を複数有し、前記画素は光電変換を行う光電変換手段と、前記光電変換手段で発生した光信号を蓄積する光信号蓄積手段とを有する撮像装置の駆動方法であって、前記複数の撮像素子を同一のタイミングで一括りセットし、前記複数の撮像素子を同一のタイミングで一括露光し、露光後の信号を前記光信号蓄積手段に蓄積することを特徴とする。

【0021】本発明においては、画素内に光信号用、ノイズ信号用のサンプルホールド回路を設けているので、一括露光とし、このタイミングに放射線露光をパルス照射することで被爆線量を適正にできる。また、複数枚の撮像素子で高速撮影しても、画像の繋ぎ目や流れ等が起こらない。また、各トランジスタ等のばらつきによるFPNの補正を画素毎に行うことができる。

【0022】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態について詳細に説明する。

【0023】(第1の実施形態)図1は本発明による撮像装置の第1の実施形態を示す回路図である。図1は1画素の回路図である。本実施形態では、撮像素子を貼り合わせて時間的、空間的に繋ぎ目のない高速、高感度の動画像を実現している。また、CMOS型撮像素子を用いて全ての素子から共通の時間に蓄積した電荷を高信号対ノイズ比(S/N)で読み出せるようにしている。なお、本願明細書でいう撮像素子とは、複数の画素が2次元に配列された撮像素子パネルをいう。この撮像素子パネルは全面が画素領域になっていて、複数の撮像素子パネルを基台上に貼り合わせることによって、大面積の撮像装置を実現するものである(図4参照)。

【0024】図1において、PDは光電変換を行うフォトダイオード、 C_{PD} はフォトダイオードの接合容量(破線で表示)、 C_{FD} は電荷を蓄積するフローティングディフュージョン(浮遊拡散領域)の容量(破線で表示)、M1はフォトダイオードPDで生成された電荷をフローティングディフュージョンに転送する転送MOSトランジスタ(転送スイッチ)、M2はフローティングディフュージョンに蓄積された電荷を放電するためのリセットMOSトランジスタ(リセットスイッチ)、M3は光電変換部を選択するための選択MOSトランジスタ(選択スイッチ)、M4はソースフォロワーとして機能する増幅MOSトランジスタ(画素アンプ1)である。

【0025】また、M8は本実施形態の特徴である光信号蓄積用のサンプルホールド回路を構成するサンプルスイッチとしてのMOSトランジスタ、CH1は光信号用ホールド容量である。M11はノイズ信号蓄積用のサンプルホールド回路を構成するサンプルスイッチとしての

MOSトランジスタ、CH2はノイズ信号用ホールド容量である。M10は光信号用サンプルホールドからの出力を増幅して信号線に出力するためのソースフォロワーとしての増幅トランジスタ(画素アンプ2)である。M13はノイズ信号用サンプルホールドからの出力を増幅して信号線に出力するためのソースフォロワーとしての増幅トランジスタ(画素アンプ3)である。更に、M9、M12は画素アンプ2、3の選択スイッチとしてのMOSトランジスタである。

【0026】本実施形態においては、各撮像素子を同じタイミングで一括りセット、一括露光を行うために、これらの光信号、ノイズ信号用サンプルホールド回路を用いている。また、このサンプルホールド回路の部分に画像信号を露光と独立に保存できるため、非破壊で露光期間中に何度も光信号、ノイズ信号を読み出すことができる。この機能を使って露光を行なながら自動露光のための信号読み出しを行うこともできる。

【0027】次に、ノイズについて説明する。一般に、CMOS型撮像素子等の増幅型撮像素子では、読み出し時の信号対ノイズ比(S/N)を改善するために内部に増幅手段(画素内アンプ)を設けて信号の利得を増大させている。この増幅手段として一般に用いられるMOSトランジスタのソースフォロワーでは、MOSトランジスタの閾値V_{th}がばらつき易い。このばらつきは素子の設計及び製造に固有のものであり、画素毎、素子毎に変化するという点で悪質である。特に、X線撮像装置用の撮像素子は大型であり、素子内のばらつきが大きくなりがちである。また、複数枚の撮像素子を用いる場合、素子間のばらつきも大きい。このばらつきは、固定的な出力のばらつき、いわゆる固定バターンノイズ(FPN)、不均一なバックグラウンド画像として現われる。

【0028】また、MOSトランジスタには1/fノイズ(フリッカ・ノイズ)や熱雑音が発生し易く、これはランダムノイズであるため、ランダムなバックグラウンド画像を生じる。デバイス設計的にはMOSトランジスタのチャネル長をL、チャネル幅をWとすると、熱雑音は(L/W)・1/2に比例し、1/f雑音はL・Wに反比例するので、MOSトランジスタの雑音を小さくするにはチャネル長Lを最小とし、チャネル幅Wを大きく設定すればよいが、特に大きなノイズ源となるアンプとしてのソースフォロワーのチャネル幅Wを大きく設定すると、ゲート・ドレイン間の寄生容量が大きくなり、ゲインを落としてしまい感度の低下を招いてしまうので実施が難しい。

【0029】本実施形態では、本質的に1/fノイズが小さいPMOSトランジスタを少なくともソースフォロワーとして使用している。これにより、NMOSトランジスタに比べ1/10程度の大きさに低減できる。また、シンチレータを通り抜けたX線が直接トランジスタに当たってもPMOSトランジスタはNMOSトランジ

スタに比べX線耐久性が強い（リーク電流増加、閾値 V_{th} 変動が少ない）ので更に好適である。

【0030】一般に、 $1/f$ ノイズや閾値のばらつきによる固定パターンノイズ（FPN）等の低周波ノイズ成分、電源からのノイズを低減するために、二重サンプリング回路を使用することは公知である。図15は前述のように従来の1画素回路と信号読み出し回路における二重サンプリング回路を示す。

【0031】この回路では、まず、リセット信号ΦRESによってリセットスイッチTr2を閉じ、次にフォトダイオードPDをリセットする。次に、行選択MOSトランジスタTr3を閉じ、暗信号は増幅MOSトランジスタTr4を通して出力信号線に現われる。この際、サンプルスイッチTr6を閉じることで、リセット信号（ノイズ成分、暗電流成分）をリセット信号保持容量 C_{IN} に保持した後、サンプルスイッチTr6を開く。次いで、リセットスイッチTr2を開き、フォトダイオードPDに蓄積された光信号電荷を転送MOSトランジスタTr1を開いて増幅MOSトランジスタTr4に転送する。同時に、行選択MOSトランジスタTr3を閉じ、光信号は増幅MOSトランジスタTr4を通して出力信号線に現われる。この時、サンプルスイッチTr7を開じることで、光信号（光信号成分、ノイズ成分、暗電流成分）を光信号保持容量 C_{TS} に保持した後、サンプルスイッチTr7を開く。

【0032】次いで、読み出しスイッチTr8、Tr9を同時に開き、リセット信号保持容量 C_{IN} に保持されたリセット信号、光信号保持容量 C_{TS} に保持された光信号を差動回路（図示せず）へ読み出し、リセット信号から光信号を減算することによりノイズを取り除いた光信号が出力される。次に、全部の行を読み出すために、各列ラインを選択的にサンプリングし、その後、次の行を選択し、再び同じ動作を繰り返し行う。

【0033】ここで、光電変換部での熱ノイズ（kTCノイズ）は画素スイッチで完全空乏転送を行えば発生しない。また、フローティングディフィュージョンでのリセットノイズ（kTCノイズ）は、この相関二重サンプリング回路により、 $1/f$ ノイズ及び閾値 V_{th} のばらつきによるFPNと共に取り除かれる。ところが、列毎の相関二重サンプリング回路用の2個のソースフォロワーや容量は概略的には同一であるが、完全に同一ではないため閾値 V_{th} や容量のばらつき等を生じ、出力差分信号に（各列について）ライン状の固定パターンを生じてしまう。

【0034】また、閾値 V_{th} は温度によって指指数的に変化してしまうので、各ソースフォロワーが1°C以下の温度差を持っても出力の変動として現われ、X線透視のように低照射線量で撮影する場合、このわずかの変動も画質を左右するものとなる。そのため、サンプルホールド回路の二つのソースフォロワーでは、後述するよ

うにレイアウト的に閾値 V_{th} のばらつきが極力ない配置構造とし、更に動作中に温度差が発生しない機構としなければならない。従来のように光信号とノイズ信号のサンプルホールドからの読み出しタイミングが異なると、この時間差で温度変化が起こる。

【0035】そこで、本実施形態では、前述のように画素内に光信号用とノイズ信号用のサンプルホールド回路を設け、光信号とノイズ信号を露光とは独立して保存すると共に、サンプルホールド回路からは同時に出力（各列2線出力）する構造としている。一括露光のためには、画素内にメモリを設ける必要があり、このサンプルホールド回路は画素内メモリとしてまず機能する。更に、ノイズ除去の機能を持たせている。光信号とノイズ信号は非常に速い時間差で、画素アンプ1からサンプルホールド回路に取り込まれるので、低周波数で大きい $1/f$ ノイズを無視することができる。

【0036】また、この回路を利用して画素アンプでの熱ノイズ、 $1/f$ ノイズ、FPNを除去している。2つのサンプルホールド回路素子のばらつきは、コンデンサを極力画素内の近傍に配置し、出力のソースフォロワーは、これを通常のMOS回路レイアウトで用いられるクロス配置とし、閾値 V_{th} のばらつきを極力減らす工夫を行うことで極力減らしている。このようにこのサンプルホールド回路は一括露光のための画素毎の蓄積手段として働き、また、ノイズ除去のための手段としても働く。

【0037】図2は簡単のため 3×3 画素の場合の全体回路の概略図を示す。1画素回路部分の詳細は図1に示す通りである。転送スイッチM1のゲートは垂直走査回路の一種である垂直シフトレジスタVSRからのΦTXに接続され、リセットスイッチM2のゲートは垂直走査回路からのΦRESに接続されている。また、選択スイッチM3のゲートは垂直走査回路からのΦSELに接続されている。簡単のため、制御線はこの三本のみを示している。各画素からの光信号とノイズ信号は2本の信号出力線で列走査回路（水平シフトレジスタ、マルチプレクサ）を介して差動アンプA1に出力される。列選択MOSトランジスタM20は水平シフトレジスタHSRからの信号によって動作し、列方向の信号線を選択するためのスイッチである。

【0038】図3は本実施形態における画素部の動作タイミングを示すタイミングチャートである。以下、図3に基づいて回路動作を説明する。まず、光電変換はフォトダイオードPDで行う。また、露光は一括露光であり、各撮像素子の全画素で同一のタイミング、期間で行う。よって、撮像素子間、走査線間での画像の時間的ズレは一切生じない。光電荷の蓄積期間中は転送スイッチM1はオフ状態であり、発生した光電荷は接合容量 C_{PD} に蓄積される。画素アンプ1（M4）を構成するソースフォロワーのゲート部に形成されるフローティングディ

フュージョン C_{FB} には、この間光電荷は転送されない。【0039】フォトダイオード PD の蓄積を終了すると、図3 (c) に示すように全画素一括で垂直シフトレジスタ VSR からの信号 Φ_{TX} をハイレベルとし、転送スイッチ M1 をオンすることでフォトダイオード PD に蓄積されていた電荷を画素アンプ 1 を構成するソースフォロワー M4 のゲート部に形成されたフローティングディフュージョン C_{FB} に完全転送する。その後、全画素一括で信号 Φ_{TX} をローレベルとし、転送スイッチ M1 をオフし、図3 (d) に示すように全画素一括で垂直シフトレジスタ VSR からの信号 Φ_{SEL1} をハイレベルとする。これにより選択スイッチ M3 がオンし、負荷電流源 1 と画素アンプ 1 で構成されたソースフォロワー回路を動作状態とする。

【0040】同時に、図3 (f) に示すように垂直シフトレジスタ VSR からの信号 Φ_{SH1} をハイレベルとし、サンプルスイッチ M8 をオンすることでフォトダイオード PD からの信号を画素アンプ 1 (M4) を通して容量 CH1 に一括転送する。同時に、図3 (c) に示すように全画素一括で信号 Φ_{TX} をローレベルとすることで、フォトダイオード PD は次のフレームの露光が可能な状態となる。同時に、図3 (d) に示すように全画素一括で信号 Φ_{SH1} をローレベルとし、サンプルスイッチ M8 をオフすることで、サンプルホールド回路への光信号電荷の保持動作を終了する。

【0041】次に、図3 (b) に示すように全画素一括で垂直シフトレジスタ VSR からの信号 Φ_{RES} をハイレベルとし、リセットスイッチ M2 をオンすることでフローティングディフュージョン C_{FB} がリセットされる。すかさず、図3 (g) に示すように全画素一括で垂直シフトレジスタ VSR からの信号 Φ_{SH2} をハイレベルとし、サンプルスイッチ M11 をオンすることでリセット信号を容量 CH2 に転送する。次いで、全画素一括で信号 Φ_{SH2} をローレベルとし、サンプルスイッチ M11 をオフすることで、光信号、ノイズ信号のサンプルホールド回路への転送保持を終了する。

【0042】また、垂直シフトレジスタ VSR に入力される信号により図3 (e) に示すように信号 Φ_{SEL2} を各行毎にハイレベルとし、選択スイッチ M9, M12 をオンすることで負荷電流源と画素アンプ 2, 3 (M10, M13) で構成されたソースフォロワー回路を動作状態とする。これにより、ホールド容量 CH1, CH2 に保持された光信号とノイズ信号とを画素アンプ 2, 3 を通して同時にノイズ信号出力線と光信号出力線に転送する。ノイズ信号出力線と光信号出力線に転送された信号は、ノイズ信号出力線と光信号出力線とに接続された減算出力アンプで (図示せず)、(信号-ノイズ) の減算処理を行い、熱雑音、 $1/f$ ノイズ、FPN が除去された信号が出力される。なお、減算出力アンプは図2の差動アンプに対応する。

【0043】以上の動作においては、フォトダイオード PD からの電荷はフローティングディフュージョン C_{FB} に完全転送されるので、kTCノイズは発生しない。しかし画素の大きさが $160\mu m^2$ と大きい場合、完全転送が困難になる。この場合は kTCノイズが発生し、上記読出しでは光信号、ノイズ信号に含まれるフローティングディフュージョンでのリセットノイズ (kTCノイズ) は相関がないのでランダムノイズとして出力される。しかしながら、動画撮影時には、ランダムノイズよりも、固定パターンノイズが画質を大きく左右するので、本実施形態では完全転送が困難な場合も十分な高画質が得られる。リセットノイズを更に除去する例は後述する。

【0044】このようにしてフォトダイオード PD の一括リセットを行った後に一括露光を行い、画素内のサンプルホールド回路に光信号、ノイズ信号を蓄積することで、次のフレームの露光とこれらの信号の読み出しを独立で行うことができる。これにより、高速読み出しを行いながら、露光が行えるので大面積の X 線撮像装置のように低照射線量下での多画素駆動、高速動作でも蓄積時間を可能な限り長くとれ、光信号強度を大きくでき、更にノイズ低減を行い、信号対ノイズ比 (S/N) を改善することができる。

【0045】更に、複数枚の撮像素子は共通の駆動パルスで駆動できるので、周辺の駆動パルス発生回路も簡単になる。また、共通駆動により撮像素子駆動回路の共通化も図れ、実装的にも優れていることが分かる。

【0046】図4は図1の画素を有する $136mm^2$ の撮像素子を、9枚貼り合わせることにより $408mm^2$ の大面積放射線動画撮像装置を構成した場合の例を示す。撮像素子 100 は基台上に 9枚貼り合わされ、全体で大画面の撮像装置が構成されている。

【0047】図5は図4の A-A 線における断面図を示す。シンチレータ 101 は、ユウロピウム、テルビウム等を付活性体として用いた $Gd_2O_3:Ce$ や CsI 等から構成され、FOP (Fiber Optic Plate) 102 上に設置されている。FOP 102 はシンチレータ 101 で発生した光を等倍で撮像素子に導くための等倍光学伝達手段である。また、FOP 102 はシンチレータ 101 で吸収されなかった X 線を吸収し、撮像素子を X 線ダメージから守る働きをするものである。

【0048】X 線はシンチレータ 101 に当たり可視光に変換され、この可視光は FOP 102 で伝達され、撮像素子で検出される。シンチレータはその発光波長が撮像素子の感度に適合するように選択するのが好ましい。外部処理基板 103 は撮像素子の電源、クロック等を供給し、又、撮像素子から信号を取り出して処理する回路を有する基板である。フレキシブル基板 104 は、各撮像素子と外部処理基板との TAB (Tape Automated Bonding) による電気的接続を行う

配線基板である。なお、放射線としてX線を用いているが、 α 線、 β 線、 γ 線等を用いることもできる。

【0049】9枚の撮像素子100は基台105上に実質的に撮像素子間に隙間ができないように貼り合わされており、実質的に隙間ができないことは、9枚の撮像素子により形成される画像に撮像素子間の欠落ができないということである。撮像素子のクロック等や電源の入力や撮像素子からの信号の出力は、撮像素子の端部における電極パッドに接続されたフレキシブル基板104を通して、撮像素子の裏側に配置された外部処理基板103との間に通る。TABフレキシブル基板104の厚さはサイズに対して十分薄く撮像素子の間の隙間を通して、画像上の欠陥は生じない。

【0050】図6は現在主流の8インチウエハ301から一個の撮像素子を取り出す場合の例を示す。CMOSプロセスによって136mm²のCMOS型撮像素子基板を1枚取りで作成する。医療用のX線撮像装置では画素の大きさは、100 μ m²～200 μ m²程度に大きくてよい。本実施形態では画素サイズは160 μ m²としている。また、図6に示すように撮像素子内には垂直シフトレジスタ、水平シフトレジスタが形成され、水平シフトレジスタの近傍の素子端部には外部端子（電極パッド）が設けられている。この電極パッドは前述のようにフレキシブル基板との接続に用いられる。

【0051】図7は垂直シフトレジスタの単位ブロック（一行を選択し駆動するための単位）を1領域（1セル）に1画素回路と共に配置した様子を示す。1画素回路は図1に示すものである。単位ブロックと画素回路の面積は、模式図のため実際の素子レイアウトを反映していない。垂直シフトレジスタは転送信号 Φ_{TX} 、リセット信号 Φ_{RES} 、選択信号 Φ_{SEL} を作成するためにスタティック型シフトレジスタと転送ゲートで構成した簡単な回路を示す。これらはクロック信号線（不図示）からの信号により駆動される。シフトレジスタの回路構成は、この限りではなく、加算や間引き読み出し等の様々な駆動方法により任意の回路構成をとることができる。但し、本実施形態のように機能ブロックを一つのセルの中に画素回路と共に配置し、有効領域にシフトレジスタを設け、全面有効領域の撮像素子を実現するものとする。

【0052】また、走査回路としてシフトレジスタではなく、n対2ⁿデコーダを使用することもできる。この場合、デコーダの入力に順次インクリメントするカウンタの出力を接続することによりシフトレジスタと同様に順次走査することが可能となり、一方、デコーダの入力に画像を得たい領域のアドレスを入力することによりランダム走査による任意の領域の画像を得ることができ。有効領域内の各領域（セル）内に配置する共通処理回路とは、最終信号出力アンプ、シリアル・パラレル変換マルチプレクサ、バッファ、各種ゲート回路等の複数

を一括して共通に処理する回路を意味する。

【0053】図8はシフトレジスタが配される1領域（セル）のレイアウトを示す。中央に受光領域が配置され、その周囲に走査回路（シフトレジスタ等）領域、画素アンプ、配線領域、信号用、ノイズ用S/H回路領域が設けられている。

【0054】また、セルサイズ：160 μ m²

S/H回路領域：15 μ m²×320 μ m²

画素の受光領域：130 μ m²

画素アンプ、配線領域：15 μ m²×320 μ m²

シフトレジスタブロック：15 μ m²×160 μ m²

としている。よって、開口率は6.6%である。シフトレジスタが配されない1領域のレイアウトは、図8に示すものからシフトレジスタブロックが削除されたものであり、シフトレジスタが配されない1領域のうちの少なくとも受光領域は、シフトレジスタが配される1領域（セル）の受光領域と同一である。

【0055】図9は本実施形態の撮像素子の構成（平面図）を示す。本実施形態では垂直シフトレジスタと水平シフトレジスタが撮像素子の有効領域に配置され、撮像素子内に複数の画素が垂直、水平方向に2次元に配置されている。また、1つのラインを処理するシフトレジスタの1ブロックが1ピッチ内に収まるように配置されており、これらのブロックを並べて一連の垂直シフトレジスタブロックとし、水平シフトレジスタブロックとする。これらのブロックは垂直方向、水平方向に直線状に伸びている。

【0056】更に、少なくとも受光領域は全画素で等しい面積とする。図9においては1画素回路の面積、1画素回路内の受光領域の面積はセル間で等しい。また、全てのセル間で受光領域の面積を等しくするのが好ましいが、撮像素子の端部の1ライン内のセル内における受光領域の面積はスライス用のマージンをとるために、内部のセル内の受光領域の面積とは異なることはありうる。また、図9において、外部端子上にバンプが設けられ、このバンプには静電気から内部回路を保護するための保護抵抗と保護ダイオードが接続されている。

【0057】本実施形態においては、各撮像素子内、撮像素子間で受光領域を均一サイズ、且つ、重心を等ピッチの配置にすることで、シフトレジスタ等を有効領域に配置しても各撮像素子間、撮像素子内での感度ばらつきや、受光領域の重心のばらつきを生じないので、タイル貼りした構成でも実質的に繋ぎ目のない画像を得ることができる。また、撮像素子の周辺にデッドスペースが生じないので、撮像素子全面が有効領域となる。

【0058】これらの撮像素子をタイル状に実質的に隙間がないように並べることで、大面積の撮像装置を形成できる。更に、前述のような回路構成とすることで実質的に時間的、空間的に繋ぎ目のない大面積の画像を得ることができる。ここで、医療用のX線撮像装置では、画

素の大きさは、 $100\mu\text{m}$ から $200\mu\text{m}$ 程度に大きくてよいので、有効画素領域にシフトレジスタを配置しても画素内にサンプルホールドのような回路を配置しても十分大きい開口率を実現できるので、何等問題とならない。

【0059】また、本実施形態では、シフトレジスタを有効領域内に配置するので、シンチレータを抜けたX線が直接シフトレジスタに当たるが、シフトレジスタとしてスタティックシフトレジスタを用いることでX線による影響を受けないようにしている。シフトレジスタ回路は、パルス信号を順次転送するのに用いられる。即ち、原理的にスタティック型はX線の影響を比較的受けにくいので、本実施形態のようにX線が直接当たる場所に用いることができる。従って、スタティック型シフトレジスタを用いれば、X線ダメージやエラーの少ない、信頼性が向上した撮像装置を実現できる。

【0060】更に、本実施形態では撮像素子としてCMOS型撮像素子を用いているので、消費電力が少なく、大面积の撮像装置を構成する場合に好適である。なお、撮像素子内にマルチプレクサを作りこむのは、撮像素子での動作を早くするためである。また、撮像素子からは電極パッドを経由して外部に信号を取り出しが、この電極パッドの周りには大きな浮遊容量がある。従って、電極パッドの前段にアンプを設けることにより信号の伝送特性を補償することができる。

【0061】本実施形態では、等倍光学伝達手段にFOPを用いたが、セルフォックレンズ等の等倍レンズ光学系を用いても良い。FOPに比べレンズ光学系では光の利用効率が落ちるが、撮像装置の製造コストを大幅に低減できる利点がある。

【0062】(第2の実施形態) 次に、本発明の第2の実施形態について説明する。第2の実施形態の撮像装置は、基本構成は第1の実施形態と同じであるが、1画素の回路構成が第1の実施形態と異なっている。図10は本発明の第2の実施形態の1画素回路を示す。本実施形態では、光電変換部でのkTC補正を画素内で行うようにし、更に感度切替え手段を画素内に設けることで、静止画撮影と高速動画撮影をモード切替で実現している。

【0063】ここで、静止画撮影、動画撮影兼用のX線撮像素子での光電変換部に求められる特有の条件について説明する。動画撮影時の照射X線量は静止画撮影時の $1/100$ 程度であり、画素当たり高々数個のX線ホトンの量(実際画素に入射するのはこのX線が変換された可視光)であり、撮像素子としては最大の感度が求められる。但し、ダイナミックレンジは問題ない。更に、読み取り速度としては60から90フレーム/秒が求められる。画素の解像度は $200\mu\text{m}$ から $400\mu\text{m}$ と粗くともよい。一方、静止画撮影時には、80dB近いダイナミックレンジが要求される。画素の解像度は $100\mu\text{m}$ から $200\mu\text{m}$ が必要である。これらの仕様を

同時に満たす撮像素子はこれまでなかった。

【0064】そこで、本実施形態では、CMOS型撮像素子において図10に示すような画素回路構成として、これらの仕様を満たす撮像素子を実現している。図10において、PDは光電変換部としてのCCD等で用いられているものと同じ埋め込み型のフォトダイオードである。埋め込み型のフォトダイオードは表面に不純物濃度が高いp+層を設けることで、 SiO_2 面で発生する暗電流を抑制するものである。また、フォトダイオードPDの容量 C_{PD} は、動画撮影時に最大感度を得るために最小となるように設計している。後述するようにフォトダイオードPDの容量を小さくすると、ダイナミックレンジが縮小する。動画時に比べて照射X線量が100倍以上になる静止画撮影時にはダイナミックレンジが不足するので、ダイナミックレンジ拡大用の容量C1をフォトダイオードPDと並列に設けている。

【0065】M14は静止画モード(高ダイナミックレンジ)と動画モード(高感度モード)を切り替える切り替えスイッチである。電荷を蓄積するフローティングディフュージョン(浮遊拡散領域)容量 C_{FD} (不図示)も動画時に最大感度となるよう最小容量に設計する。フローティングディフュージョン(浮遊拡散領域)は増幅MOSトランジスタM4のゲート部に接続して形成されている。M2はフローティングディフュージョンに蓄積された電荷を放電するためのリセットMOSトランジスタ(リセットスイッチ)、M3は画素アンプ1を選択するための選択MOSトランジスタ(選択スイッチ)、M4はソースフォロワーとして機能する増幅MOSトランジスタ(画素アンプ1)である。

【0066】この画素アンプ1の後段に本実施形態の特徴であるクランプ回路が設けられている。このクランプ回路により光電変換部で発生するkTCノイズを除去する。 C_{CL} はクランプ容量、M5はクランプスイッチである。クランプ回路の後に第1の実施形態と同様にサンプルホールド回路を設けている。M6は画素アンプ2を選択するための選択MOSトランジスタ(選択スイッチ)、M7はソースフォロワーとして機能する増幅MOSトランジスタ(画素アンプ2)である。M8は光信号蓄積用のサンプルホールド回路を構成するサンプルMOSトランジスタスイッチ、CH1はホールドコンデンサーである。

【0067】また、M9は画素アンプ3を選択するための選択MOSトランジスタ(選択スイッチ)、M10はソースフォロワーとして機能する増幅MOSトランジスタ(画素アンプ3)である。M11はノイズ信号蓄積用のサンプルホールド回路を構成するサンプルMOSトランジスタスイッチ、CH2はホールドコンデンサーである。M12は画素アンプ3を選択するための選択MOSトランジスタ(選択スイッチ)、M13はソースフォロワーとして機能する増幅MOSトランジスタ(画素ア

ンプ3)である。

【0068】本実施形態においては、第1の実施形態と同様に各撮像素子と同じタイミングで一括りセット、一括露光を行うためにこれらの光信号、ノイズ用画素内サンプルホールド回路を用いている。また、この部分に画像信号を露光と独立に保存できるため、非破壊で露光期間中に何度も光信号、ノイズ信号を読み出すことができる。この機能を使って、露光を行なながら自動露光のための信号読み出しを行うことができる。

【0069】次に、画素部の構成について説明する。従来の画素部では、フォトダイオードで発生した信号電荷が転送スイッチによりフローティングディフェュージョンに転送され、フローティングディフェュージョンに蓄積された電荷は電荷/電圧変換され、ソースフォロワーとして機能する増幅MOSトランジスタ(画素アンプ)により電圧として出力される。面積の小さなフォトダイオードの場合は、転送トランジスタのゲートに十分大きな電圧を加える等して信号電荷をフローティングディフェュ

$$V_p / V_n = Q_p / C_{FD} \cdot \sqrt{1 / (kTC_{FD})} \quad \dots (3)$$

となる。光利用率を大きくとるためににはフォトダイオードの面積が大きい方がよいが、フォトダイオードの面積を大きくとると容量 C_{FD} も大きくなる。動画撮影時に最高感度(S/N比)を得るためにには、フォトダイオードの容量 C_{FD} をできるだけ小さくすることが望ましい。また、フローティングディフェュージョンアンプ構造を有する画素アンプ出力の大きさ ΔV は、以下のように表される。

$$\Delta V = G \cdot Q_p / C_{FD} \quad \dots (4)$$

G はソースフォロワーの利得、 C_{FD} はフローティングディフェュージョンの容量、 Q_p は容量 C_{FD} に蓄積された信号電荷である。

【0073】(4)式から明らかのように同じ信号電荷 Q_p に対して ΔV が大きいほど、電荷/電圧変換利得が大きくなり、S/N面等の観点から有利となる。同じ信号電荷 Q に対して ΔV を大きくするためには、ソースフォロワーの利得 G は通常0.7~0.9程度とほとんど変化しないので、フォトダイオードと同様に容量 C_{FD} を極力小さくする必要がある。

【0074】本実施形態では画素が $160\mu\text{m}^2$ と大きいため、適度な開口率(フォトダイオードの面積)で容量 C_{FD} を小さくするには限界がある。フォトダイオードの面積はそのままで電極面積を小さくする方法をとることで容量 C_{FD} を小さくできるが、この方法では電極への電荷の収集効率が落ち、転送スイッチにより信号電荷をフローティングディフェュージョンへ完全転送することが困難になる。本実施形態では完全転送を行わない設計とし、転送スイッチは設けず、フォトダイオードとフローティングディフェュージョンを直結し光電変換部としている。また、動画撮影時に最高感度となるようにフォトダイオードの容量 C_{FD} とフローティングディフェュージョン

ジョンへ完全転送でき、フォトダイオードを完全空乏化することができる。この場合、完全転送のため kTC ノイズは発生しない。しかしながら、前述のように静止画撮影、動画撮影兼用のX線撮像素子での光電変換部に求められる特有の条件がある。この条件を満たすために、本実施形態では以下に説明するような構成としている。

【0070】まず、pn接合を有するフォトダイオードにおいて、光生成キャリア Q_p をフォトダイオード部の容量 C_{FD} に蓄積し、電圧に変換する場合、光生成キャリアによる光信号電圧 V_p は、

$$V_p = Q_p / C_{FD} \quad \dots (1)$$

となる。フォトダイオードをリセットする度に発生するリセットノイズがある。これは、ランダムノイズとして現われる。リセットノイズ V_n は、

$$V_n = \sqrt{kTC_{FD}} \quad \dots (2)$$

となる。k:ボルツマン定数、T:温度(K)である。

【0071】また、S/N比は、

の容量 C_{FD} は最小となるように設計している。

【0075】本実施形態では、完全転送ではないので光電変換部のリセット時に kTC ノイズが発生してしまうが、回路的にこの kTC ノイズ(リセットノイズ)を除去することは光電変換装置の高S/N化の重要なポイントとなる。そのため、本実施形態ではクランプ回路を画素毎に設ける構成としている。 kTC ノイズ除去のためにクランプ回路を用いることは公知である。画素のサイズが 50 から $100\mu\text{m}^2$ と比較的小さく完全転送が可能な場合は光電変換部での kTC ノイズは発生しないのでこの限りではない。

【0076】第1の実施形態のように動画撮影時は kTC ノイズよりもFPNの方を重視する場合も、この限りではない。しかしながら、静止画モードと動画モードを兼用する撮像素子とするためには、静止画モードでも kTC ノイズの除去は必要であり、画素内にクランプ回路を設けることは必須となる。本実施形態では一括露光の動画モードでも kTC ノイズを除去できるように一括露光用のサンプルホールド回路の前段にクランプ回路を設けている。

【0077】また、静止画撮影用にフォトダイオードのダイナミックレンジを大きくするためには容量 C_{FD} が大きい方が良いが、そうすると信号電圧が下がってしまうので、S/Nが下がってしまう。動画撮影時の最高感度を維持しながら静止画撮影時のダイナミックレンジを広げるために、感度(ダイナミックレンジ)切り替え回路を設け、容量と切り替えスイッチを本実施形態では各画素に設けている。静止画撮影時は容量が増えるのでS/Nが悪くなってしまうが、S/Nをよくするためには、特に kTC ノイズを除去するクランプ回路が必要である。

【0078】図11は本実施形態における画素部の動作タイミングを示すタイミングチャートである。以下、図11を用いて回路動作を説明する。まず、光電変換はフォトダイオードPDで行う。露光は一括露光であり、各撮像素子の全画素で同一のタイミング、期間で行う。よって、撮像素子間、走査線間での画像の時間的ズレは一切生じない。本実施形態では、フォトダイオードPDの電荷をフローティングディフュージョンに完全に転送しない構造としており、転送スイッチは有していない。フォトダイオードPDで発生した光電荷は容量C_{PD}とC_{FB}に蓄積される。この光電荷には前のフレーム終了時のリセットノイズ(kTCノイズ)が含まれている。この状態からの動作を説明する。なお、動画モードでは信号ΦSCをローレベルとする。

【0079】まず、図11(c)に示すように全画素一括で垂直シフトレジスタVSRからの信号ΦSEL1をハイレベルとし、選択スイッチM3、M6をオンすることで容量C_{PD}とC_{FB}に蓄積されていた電荷を画素アンプ1(M4)を構成するソースフォロワーにより電圧に変換し、クランプ容量C_{CL}に保持する。このクランプ容量C_{CL}は、前のフレームのリセット時に光電変換部のリセットノイズを含むリセットレベルにクランプされており、ここにリセットノイズを含む光電荷を保持することによりクランプ容量C_{CL}からはリセットノイズの除去された光信号が出力される。

【0080】また、図11(f)に示すように垂直シフトレジスタVSRからの信号ΦSEL1と同時に信号ΦSH1をハイレベルとし、サンプルスイッチM8をオンすることでこの光信号を画素アンプ2(M7)を通して容量CH1に一括転送する。次いで、全画一括で信号ΦSH1をローレベルとし、サンプルスイッチM8をオフすることで、サンプルホールド回路への光信号電荷の保持を終了する。すかさず、図11(b)に示すように全画素一括で垂直シフトレジスタVSRからの信号ΦRESをハイレベルとし、リセットスイッチM2をオンすることでフローティングディフュージョンC_{FB}がリセットされる。

【0081】同時に、図11(e)に示すように垂直シフトレジスタVSRからの信号ΦCLをハイレベルとし、クランプスイッチM5をオンすることでクランプ容量C_{CL}を基準電圧にセットする。また、同時に図11(g)に示すように全画素一括で垂直シフトレジスタVSRからの信号ΦSH2をハイレベルとし、サンプルスイッチM11をオンすることで基準電圧に設定されたときのノイズ信号を容量CH2に転送する。次いで、全画素一括で信号ΦSH2をローレベルとし、光信号、ノイズ信号のサンプルホールド回路への転送保持を終了する。

【0082】次いで、シフトレジスタVSRに入力される信号により図11(d)に示すように信号ΦSEL2

を各行毎にハイレベルとし、選択スイッチM9、M12をオンすることで負荷電流源と画素アンプ3、4(M10、M13)で構成されるソースフォロワー回路を動作状態とする。これにより、ホールド容量CH1、CH2に保持された光信号とノイズ信号とを画素アンプ3、4を通して同時にノイズ信号出力線と光信号出力線に転送する。

【0083】ノイズ信号出力線と光信号出力線に転送された信号はノイズ信号出力線と光信号出力線とに接続された減算出力アンプ(図示せず)で、(信号-ノイズ)の減算処理を行う。この時、光信号とノイズ信号は非常に速い時間差で、画素アンプ2からサンプルホールド回路に取り込まれるので、低周波数で値の大きい1/fノイズを除去でき、高周波の成分は無視できる。また、この時間差では出力段ソースフォロワーの温度差による閾値Vthのばらつきもない。ホールド容量に蓄えられていた出力電荷は、1個の画素アンプについての、リセット時と信号電荷入力時の両者の場合の出力を時間的に連続して得たものであり、更にこれら両出力の差分をとることにより、画素アンプでの熱ノイズ、1/fノイズ、温度差、プロセスばらつきによるFPNを除去することができる。

【0084】このようにしてフォトダイオードPDの一括リセットを行った後に一括露光を行い、画素内のサンプルホールド回路に光信号、ノイズ信号を蓄積することで、次のフレームの露光とこれらの信号の読み出しを独立で行うことができる。これにより、高速読み出しを行いながら露光が行えるので大面積X線撮像装置のように低照射線量下での多画素駆動、高速動作でも蓄積時間を可能な限り長くとれ、光信号強度を大きくでき、更にノイズ低減を行い、信号対ノイズ比(S/N)を改善することができる。

【0085】一方、静止画モードでは、信号ΦSCをハイレベルとし、容量C1をフォトダイオードPDに並列接続した段階で、上記と同様な動作を行う。この場合、容量C1には容量C_{FB}の10倍近い容量を持たせているので、広いダイナミックレンジを実現できる。また、光電変換部のkTCノイズはクランプ回路により画素毎に除去できる。更に、画素中に光信号蓄積用、ノイズ信号蓄積用のサンプルホールド回路を設けることで、画素アンプでの熱ノイズ、1/fノイズ、温度差、プロセスばらつきによるFPNを除去することができる。これにより、動画モードでは9枚の撮像素子で時間的、空間的に繋ぎ目のない高速、高感度の動画像撮影を実現できる。一方、静止画モードでは高感度、高ダイナミックレンジの静止画像撮影を実現できる。

【0086】(第3の実施形態)図12は図1又は図10の画素を含む撮像素子を用いて撮像装置を構成した場合の全体構成を示すブロック図である。図12において、被写体(例えば人間の胸部)110にはX線源11

1から放射線が照射され、被写体110を透過した放射線は撮像素子ユニット112に入射する。撮像素子ユニットは第1又は第2の実施形態の9枚の撮像素子をタイリングし、更に、X線を可視光に変換するシンチレータ、X線遮蔽部材及び周辺駆動回路等から構成されている。撮像素子の画素は第1又は第2の実施形態の構成である。また、シンチレータを組合わせることで放射線撮像装置を構成することができる。

【0087】撮像素子ユニット112からの、4×8系統の信号（9つの撮像素子から9×2出力線により出力される信号）は信号用A/D変換器113とFPN用A/D変換器114でアナログ信号からデジタル信号に変換される。撮像素子駆動部115は撮像素子ユニット112に隣接して実装されている。A/D変換された信号は画像処理回路116に送られ、画像処理回路116とメモリ117で9枚の撮像素子の画像信号の合成や欠陥ノイズの補正等を行う。その処理信号は、記録部118に記録され、あるいは表示部（モニタ）119に表示され、必要に応じてプリントされる。これらの回路や各装置はコントローラ120で全体制御が行われ、更に、コントローラ120ではX線源111と撮像素子のタイミング等の制御を行う。

【0088】一時蓄積メモリ117に記憶されたメモリ信号は各撮像素子信号を一枚の画像として合成するための画像処理（ア処理、補間処理等）がなされ（画像処理回路116）、その出力は大型の画像メモリに記憶され、メモリ出力は表示部119等に表示される。撮影が終わるとともに画像処理は終了となる。撮像装置に取り込まれたデータはパソコン等に転送され、そこで被写体を分析するためのソフト処理等を行う。

【0089】なお、このような画像処理方法はパソコン等のコンピュータに記憶されたプログラムに基づいて行うことができる。また、本発明はかかるプログラムを記録したCD-ROM等の情報記録媒体も含まれる。そして、CD-ROM等に記録されたプログラムを読み込むことで、本発明にかかる画像処理方法を実行することができる。

【0090】（第4の実施形態）図13は本発明の放射線撮像装置を用いてX線撮像システムを構成した場合の例を示す図である。図13において、X線チューブ6050で発生したX線6060は患者あるいは被験者6061の胸部6062を透過し、シンチレータ、FOP、撮像素子、外部処理基板等を含む放射線撮像装置6040に入射する。この入射したX線には患者6061の体内部の情報が含まれており、X線の入射に対応してシンチレータが発光し、これを撮像素子が光電変換することで電気的情報が得られる。この情報はデジタル信号に変換され、イメージプロセッサ6070により画像処理され、更に、制御室のディスプレイ6080で観察することができる。

【0091】また、この情報は電話回線6090等の伝送手段により遠隔地へ転送でき、別の場所のドクターラーム等のディスプレイ6081に表示もしくは光ディスク等の保存手段に保存することができ、遠隔地の医師が診断することも可能である。また、フィルムプロセッサ6100によりフィルム6110に記録することもできる。

【0092】

【発明の効果】以上説明したように本発明は、以下の効果を得ることができる。

（1）画素内に光信号用、ノイズ信号用のサンプルホールド回路を設けているので、一括露光とすることで貼合させた各撮像素子の撮像領域の撮像露光時間を同時刻にでき、ノイズ補正回路を画素毎にでき、高画質な高速動画像撮影を行うことができる。

（2）複数の撮像素子を同種類の撮像素子で構成できるので、撮像素子ユニット製造までの工程を簡略化できることで、製造が容易になるため、低コスト化を実現できる。

（3）複数の撮像素子を共通の駆動パルスで駆動できるので、周辺の駆動回路が少なくて済み、実装も簡単で、更に、低消費電力、低ノイズ、低コストを図ることができる。

（4）高感度撮像素子で放射線撮像装置を構成でき、一括露光のタイミングに放射線露光をパルス照射することで被曝線量を適正にできるので、放射線照射量をかなり低減でき、人体に優しい装置を実現できる。

【図面の簡単な説明】

【図1】本発明による撮像装置の第1の実施形態の画素回路を示す回路図である。

【図2】図1の実施形態の撮像素子の全体回路を示す図である。

【図3】図1の実施形態による画素回路の動作を説明するためのタイミングチャートである。

【図4】図1の実施形態の撮像素子のレイアウトを示す図である。

【図5】図4のA-A線における断面図である。

【図6】一枚のウェアから1つの撮像素子を作製する場合の例を示す図である。

【図7】図1の実施形態の垂直シフトレジスタの単位ブロックを1領域（セル）に1画素回路と共に配置した様子を示す図である。

【図8】図1の実施形態のシフトレジスタを含む1領域（セル）のレイアウトを示す図である。

【図9】図1の実施形態の画素が配列された状態を示す図である。

【図10】本発明による第2の実施形態の画素回路を示す回路図である。

【図11】図10の実施形態の動作タイミングを示すタイミングチャートである。

【図1-2】本発明の放射線撮像装置の一実施形態を示すブロック図である。

【図1-3】本発明の放射線撮像システムの一実施形態を示す図である。

【図1-4】従来例の撮像装置を示す平面図である。

【図1-5】従来例の撮像装置の画素回路を示す回路図である。

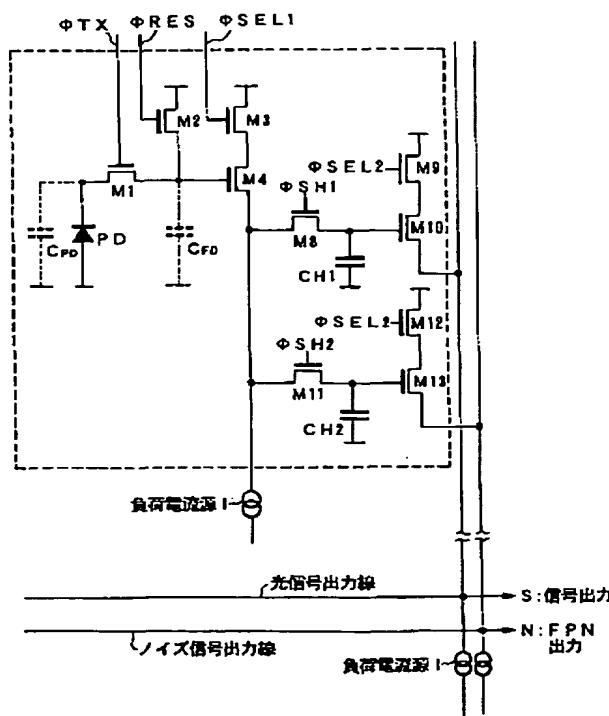
【図1-6】図1-4の撮像装置の画像合成を説明するための図である。

【符号の説明】

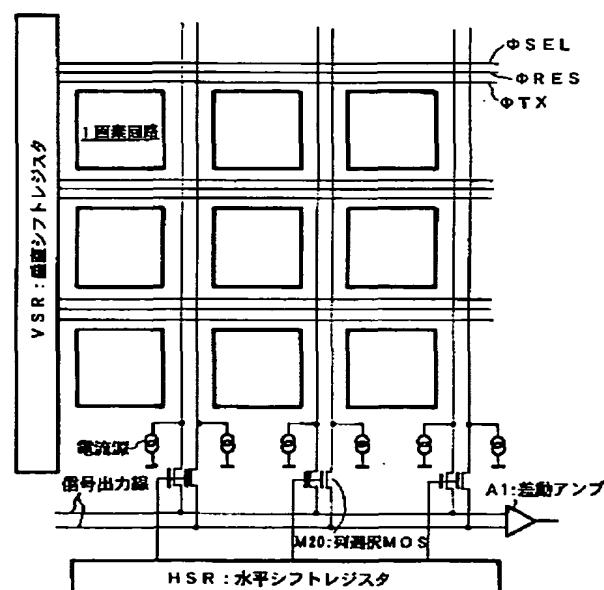
M1	転送スイッチ
M2	リセットスイッチ
M3	選択スイッチ
M4	増幅MOSトランジスタ
M5	クランプスイッチ
M6	選択スイッチ
M7	増幅MOSトランジスタ
M8, M11	サンプルスイッチ
M9, M12	選択スイッチ
M10, M13	増幅トランジスタ
M14	モード切り替えスイッチ
PD	フォトダイオード
CH1	光信号用ホールド容量
CH2	ノイズ信号用ホールド容量
C _{PD}	フォトダイオードの接合容量

C _{FD}	フローティングディフェージョン容量
100	撮像素子
101	シンチレータ
102	FOP
103	外部処理基板
104	フレキシブル基板
105	基台
110	被写体
111	X線源
112	撮像素子ユニット
113, 114	A/D変換器
115	撮像素子駆動回路
116	画像処理回路
117	メモリ
118	記録部
119	表示部
120	コントローラ
6040	放射線撮像装置
6050	X線チューブ
6060	X線
6070	イメージプロセッサ
6081	ディスプレイ
6090	電話回線
6100	フィルムプロセッサ
6110	フィルム

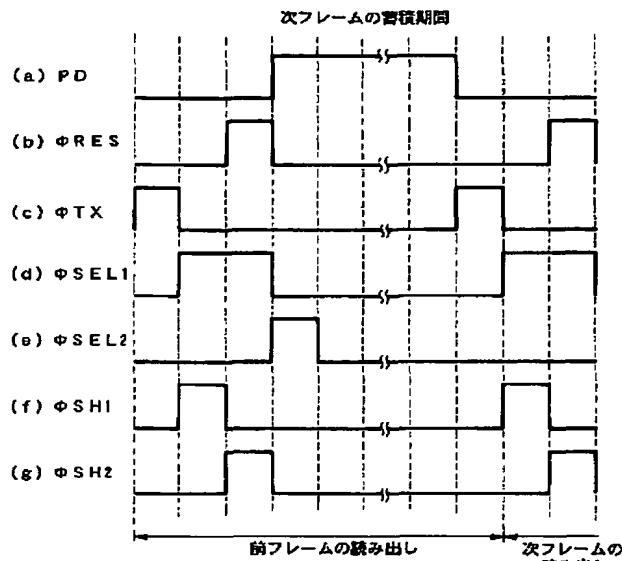
【図1】



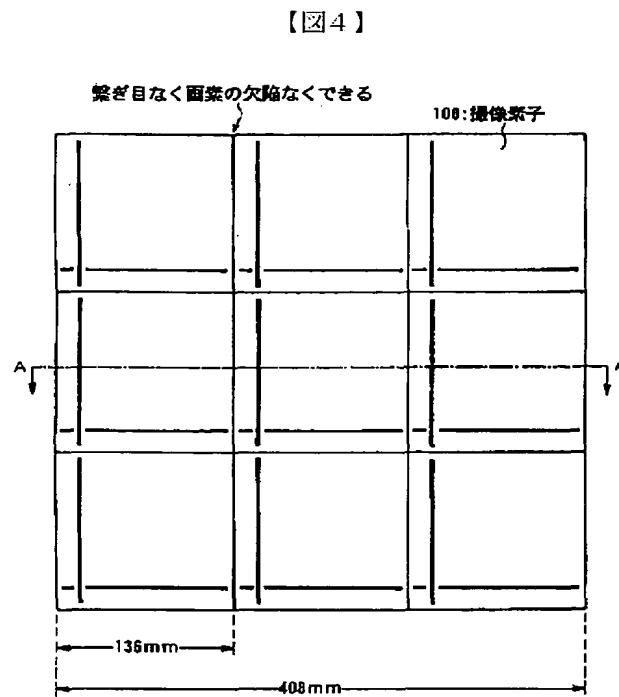
【図2】



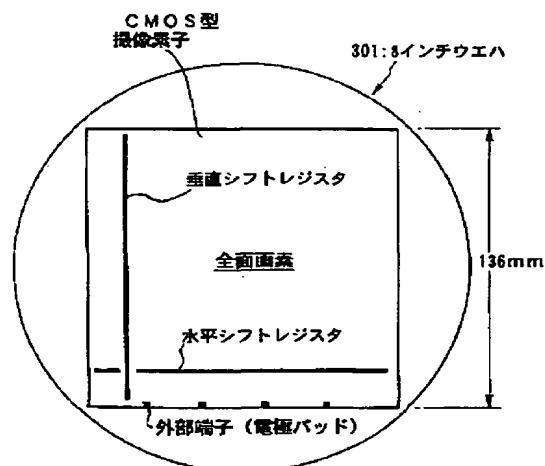
【図3】



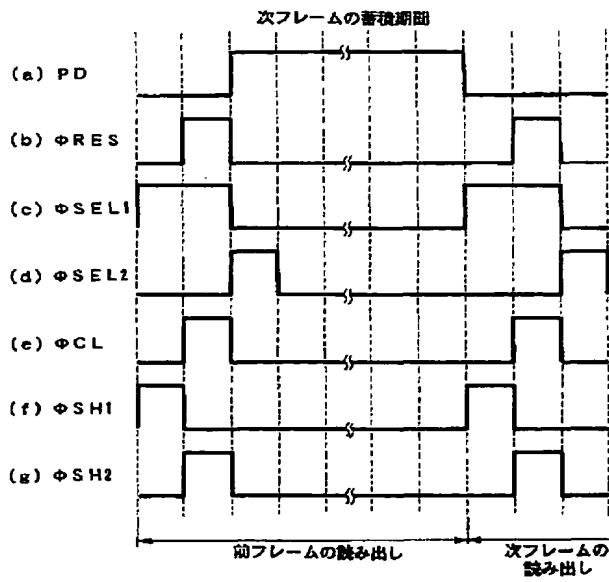
【図5】



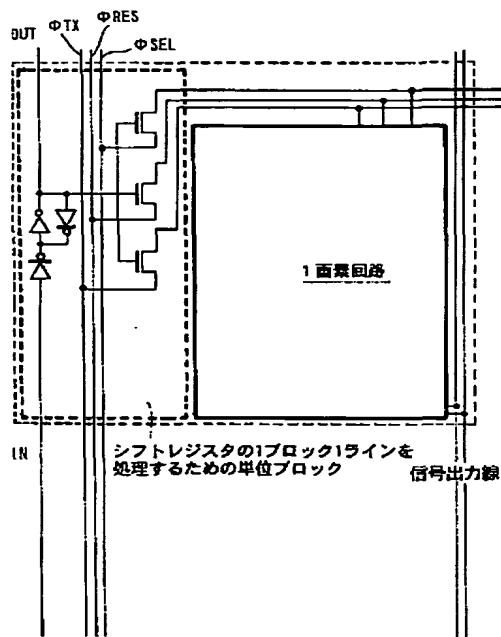
【図6】



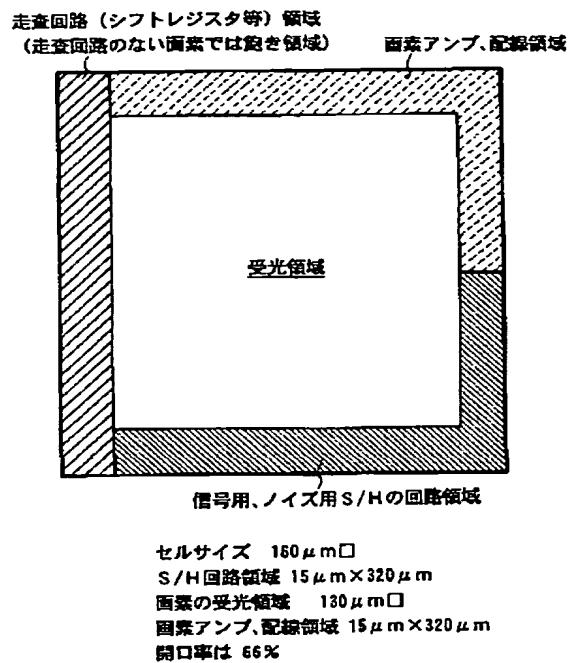
【図11】



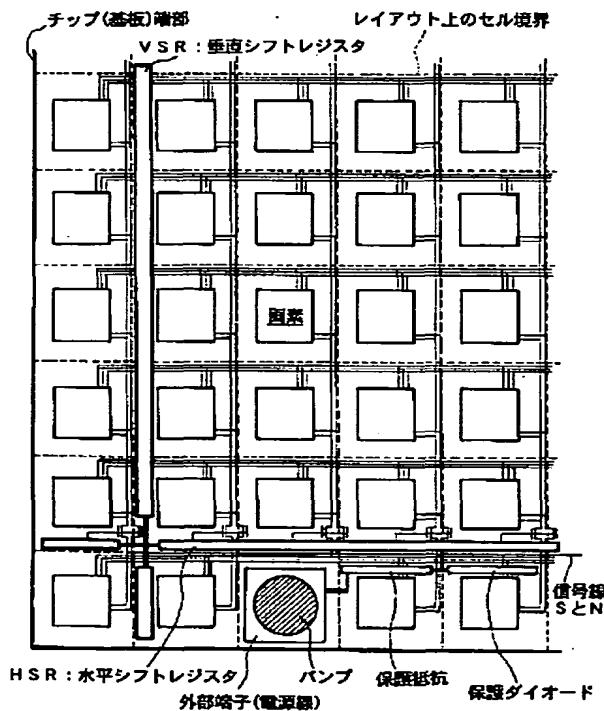
【図7】



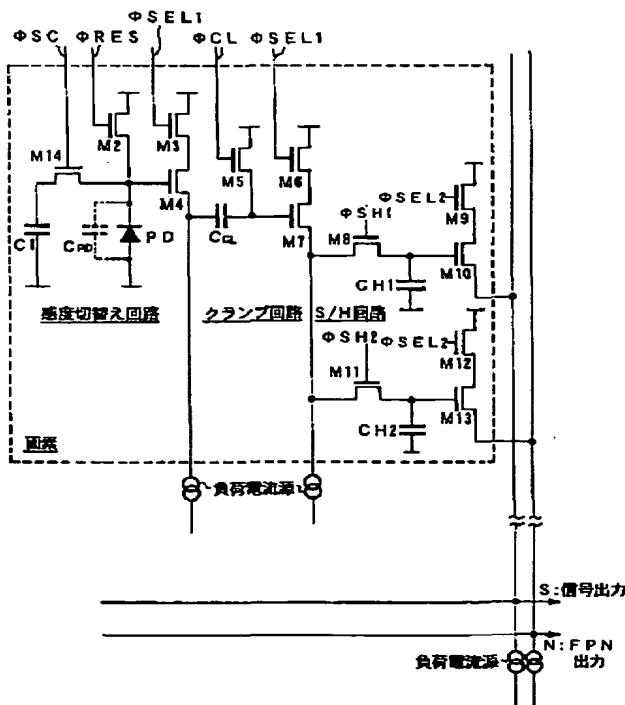
【図8】



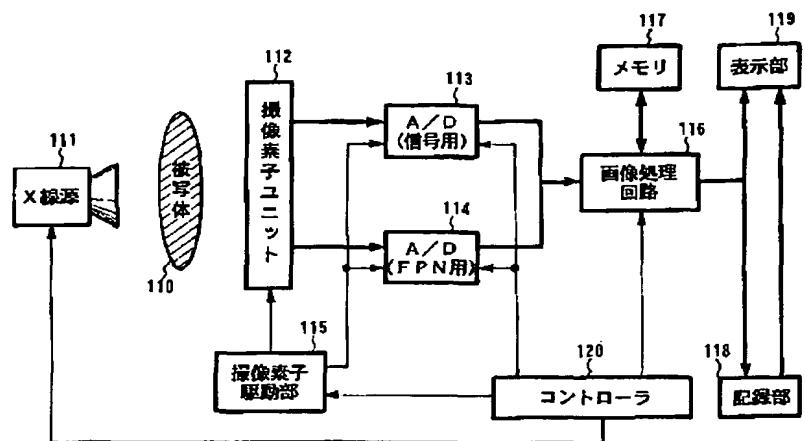
【図9】



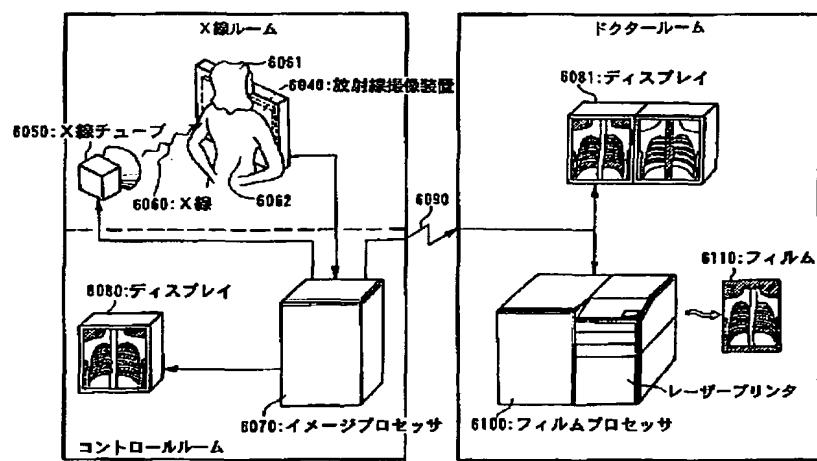
【図10】



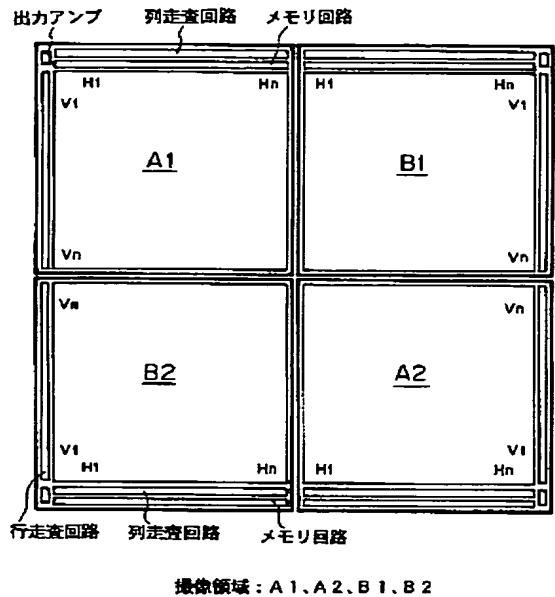
【図12】



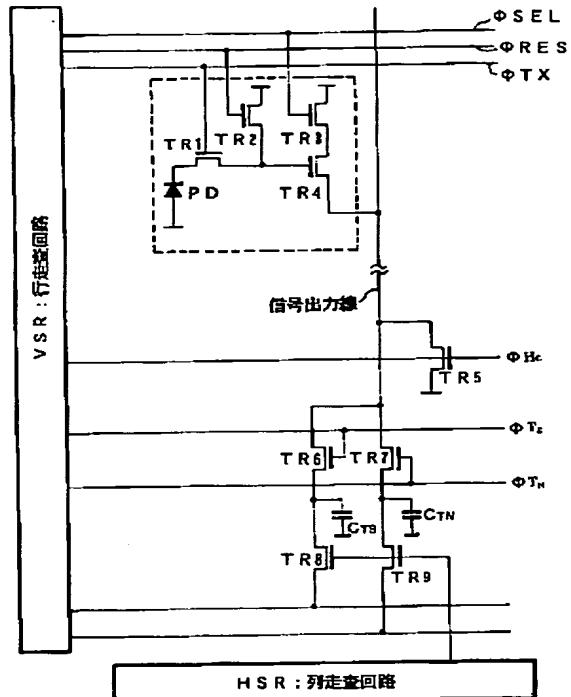
【図13】



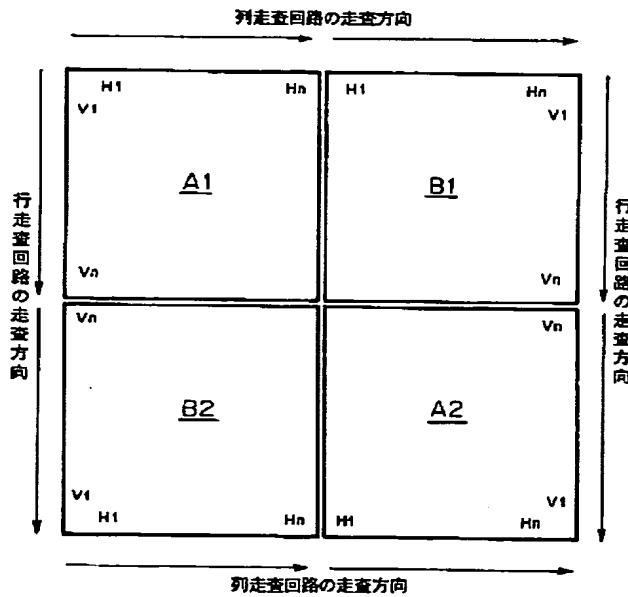
【図14】



【図15】



【図16】



フロントページの続き

(51) Int. Cl. 7	識別記号	F I	テ-テ-ト (参考)
H 01 L 27/146		H 01 L 31/00	A
31/09		27/14	A
H 04 N 5/32			K

(72) 発明者 海部 紀之
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

F ターム(参考) 2G088 EE01 FF02 GG15 GG19 GG20
JJ05 JJ09 KK05 KK18 KK32
LL11 LL12 LL15 LL18
4M118 AA05 AA06 AB01 BA14 CA02
CB11 DD04 DD12 FA06 FA33
GA09 HA27 HA31
5C024 AX11 BX02 CX03 DX04 GX03
GY35 GZ01 HX02 JX00
5F088 AA01 AB05 BA03 BB07 EA04
JA14 JA17 KA08 KA10 LA07
LA08